

Hardware de PC

Última modificación 2009/04



El Kamasutra del técnico de *Hardware*



2008-2009 – Güimi (<http://guimi.net>) con la colaboración de Mónica Ruiz Górriz.

Esta obra está bajo una licencia "Reconocimiento-Compartir bajo la misma licencia 3.0 España" de Creative Commons.

Para ver una copia de esta licencia, visite http://guimi.net/index.php?pag_id=licencia/cc-by-sa-30-es_human.html.

Reconocimiento tautológico: Todas las marcas pertenecen a sus respectivos propietarios.

Fuentes principales: wikipedia (<http://www.wikipedia.org>) y Curso de hardware (2008) de V. Javier Ortiz Gallart.

Algunas partes son directamente copia o traducción de las fuentes.

Hardware de PC

Contenido

1.ARQUITECTURA DE PCs.....	4
1.1.ARQUITECTURA VON NEUMANN.....	4
1.2.ARQUITECTURA DE MICROPROCESADORES.....	4
2.EL COMPUTADOR PERSONAL (PC).....	5
3.PLACA BASE.....	6
3.1.INTRODUCCIÓN.....	6
3.2.PLACAS ATX.....	6
3.3.FUENTES DE ALIMENTACIÓN.....	7
3.4.CHIPSET.....	7
3.5.MÉTODOS DE TRANSFERENCIA DE DATOS.....	8
4.BUSES Y PUERTOS DEL SISTEMA.....	9
4.1.PCI (Peripheral Component Interconnect).....	9
4.2.PCI-X (PCI eXtended).....	9
4.3.AGP (Accelerated Graphics Port).....	10
4.4.PCI-e (PCI Express).....	10
4.5.PCMCIA (PC Memory Card International Association).....	11
4.6.RESUMEN DE LOS PRINCIPALES BUSES Y PUERTOS DE SISTEMA.....	12
5.BUSES Y PUERTOS PARA PERIFÉRICOS.....	13
5.1.SERIE RS-232.....	14
5.2.USB.....	14
5.3.IEEE 1394.....	15
6.BUSES PARA UNIDADES DE ALMACENAMIENTO.....	16
6.1.INTERFAZ FDD.....	16
6.2.INTERFAZ ATA / ATAPI / PATA.....	16
6.3.SCSI.....	17
6.4.INTERFAZ SATA.....	18
6.5.SAS (Serial Attached SCSI).....	18
6.6.FC (Fibre Channel).....	18
7.ALMACENAMIENTO.....	19
7.1.MAGNÉTICO.....	19
7.2.ÓPTICO.....	20
7.3.ELECTRÓNICO.....	21
7.4.RESUMEN DE CAPACIDADES DE TRANSFERENCIA.....	21
8.TARJETAS GRÁFICAS.....	22
8.1.DEFINICIONES.....	22
8.2.VGA (Video Graphics Array).....	22
8.3.VÍDEO DIGITAL.....	23
9.TARJETAS DE SONIDO ANALÓGICAS.....	24
10.MEMORIA RAM.....	25
10.1.DEFINICIÓN.....	25
10.2.CARACTERÍSTICAS.....	25
10.3.DUAL-CHANNEL.....	25
10.4.VARIANTES.....	26
10.5.VARIANTES COMERCIALES.....	27
11.ZÓCALOS DE MICRO (SOCKETS).....	29
12.RAID.....	30
12.1.INTRODUCCIÓN.....	30
12.2.Volumen distribuido o JBOD.....	30
12.3.RAID 0: Volumen en bandas o fraccionado (Disk Striping).....	30

12.4.RAID 1: Volumen en espejo (Mirroring).....	30
12.5.RAID 0+1: Volumen en bandas con espejo.....	31
12.6.RAID 2: Discos especializados con ECC Hamming.....	31
12.7.RAID 3: Acceso síncrono con disco de paridad.....	31
12.8.RAID 4: Acceso independiente con disco de paridad.....	31
12.9.RAID 5: Bloques de paridad distribuidos.....	31
12.10.RAID 6: Acceso independiente con doble paridad.....	32
12.11.DISCOS DE RESERVA.....	32
13.ANEXO I – DIAGRAMAS DE CHIPSETS.....	33

1. ARQUITECTURA DE PCs

1.1. ARQUITECTURA VON NEUMANN

La arquitectura de von Neumann también llamada de Eckert-Mauchly, es una familia de arquitecturas de computadoras que se caracteriza por utilizar el mismo dispositivo de almacenamiento tanto para las instrucciones como para los datos, a diferencia por ejemplo de la arquitectura Harvard. La gran mayoría de equipos modernos están basados en ella.

Diferencia cinco partes fundamentales:

- unidad aritmético-lógica (ALU) (en la actualidad generalmente integrada en el microprocesador)
- unidad de control -microprocesador- (CPU: *Central Processing Unit*)
- memoria (en los PCs actuales SDRAM)
- dispositivo(s) de entrada/salida
- bus(es) de datos (actualmente gobernados por el chipset de la placa madre -*NorthBridge* y *SouthBridge*-)

La evolución de los equipos está marcada en generaciones diferenciadas por las tecnologías utilizadas en su CPU: (1a Gen.) Tubos de vacío; (2a Gen.) Transistores; (3a Gen.) Circuitos Integrados; (4a Gen.) Microchips.

1.2. ARQUITECTURA DE MICROPROCESADORES

a) CISC Y RISC

Existen dos variantes fundamentales de arquitectura de procesadores: CISC (*Complex Instruction Set Computer*) y RISC (*Reduced Instruction Set Computer*).

Los microprocesadores CISC tienen un conjunto de instrucciones que se caracteriza por ser muy amplio y permitir operaciones complejas entre operandos situados en la memoria o en los registros internos. Este tipo de arquitectura dificulta el paralelismo entre instrucciones, por lo que, en la actualidad, la mayoría de los sistemas CISC de alto rendimiento implementan un sistema que convierte dichas instrucciones complejas en varias instrucciones simples del tipo RISC, llamadas generalmente microinstrucciones.

El nombre CISC apareció por contraposición a RISC cuando apareció esta nueva arquitectura de diseño (finales 1980). Algunos chips que usan la arquitectura CISC son: Motorola 68000, Zilog Z80 y toda la familia Intel x86 y AMD.

RISC -llamada a veces carga/descarga- es una filosofía de diseño de CPU para computadora que está a favor de conjuntos de instrucciones pequeños y simples que se ejecutan más rápidamente y acceden a registros internos. Esta filosofía proviene del hecho de que muchas de las características de los diseños de las CPU estaban siendo ignoradas por los programas que eran ejecutados en ellas, principalmente por una simplificación de los compiladores que tienden a utilizar siempre las mismas instrucciones. Además, la velocidad del procesador en relación con la memoria de la computadora que accedía era cada vez más alta, por lo que se decidió reducir los accesos a memoria. Esto llevó a la aparición de RISC que utiliza diversas técnicas para reducir el procesamiento dentro del CPU, así como de reducir el número total de accesos a memoria.

Algunos chips que usan la arquitectura RISC son: PA-RISC de HP, MIPS¹ en equipos SGI y consolas Nintendo64 y PlayStation; Sun SPARC; Motorola PowerPC o ARM usados en dispositivos móviles Nokia, Nintendo DS, Palm...

CISC	RISC
Compiladores más sencillos. Código más compacto. Facilita la depuración de errores.	Cada instrucción puede ser ejecutada en un solo ciclo del CPU. Menos acceso a memoria, accesos a registros del micro. CPU mas rápida.

b) Little-Endian (*little-to-end*) y Big-Endian (*big-to-end*)

Dado el valor hexadecimal 0x4A3B2C1D el sistema *big-endian* adoptado por Motorola entre otros, codificaría en memoria la secuencia {4A, 3B, 2C, 1D}; el sistema *little-endian* adoptado por Intel entre otros, codificaría como {1D, 2C, 3B, 4A}.

Algunas arquitecturas de microprocesador pueden trabajar con ambos formatos (ARM, PowerPC, DEC Alpha, PA-RISC, Arquitectura MIPS), y a veces son referidas como sistemas *middle-endian*.

¹ "Microprocessor without Interlocked Pipeline Stages". No confundir con MIPS (Millones de Instrucciones Por Segundo).

c) Memoria interna (caché)

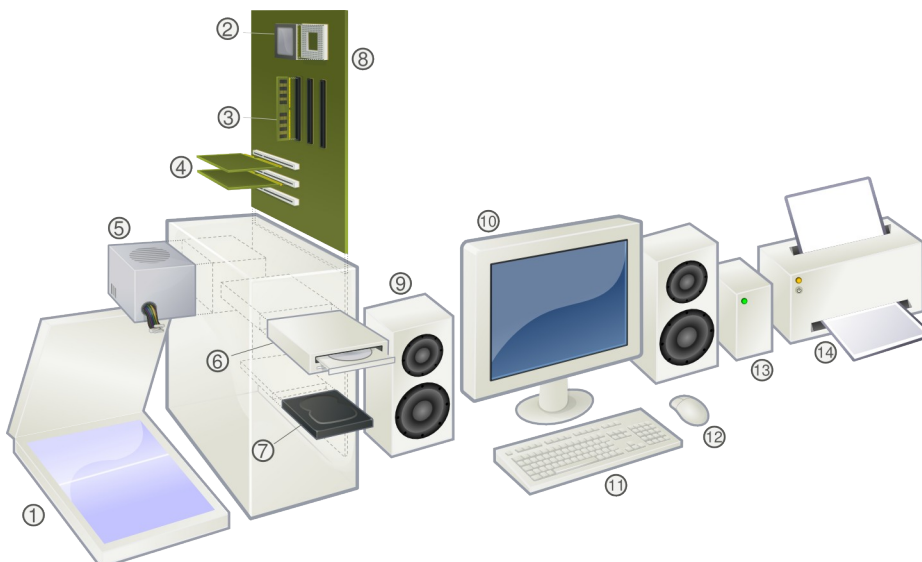
Los microprocesadores disponen de registros internos de memoria que permiten reducir el tiempo medio de acceso a memoria. Este conjunto de registros se conoce como memoria caché y es más rápida y más pequeña que la memoria principal. Además puede organizarse jerárquicamente por niveles siendo L1 (Level 1) el primer nivel consultado, el más rápido y el más pequeño. Algunos micros pueden tener hasta tres niveles de memoria caché (L1-L3).

Dependiendo de la configuración de la memoria caché el procesador busca los registros primero en L1, después en L2, L3... después en la memoria principal y por último en la memoria virtual (*swap*).

La memoria caché puede estar configurada como exclusiva -cada registro solo se encuentra en uno de los niveles- (por ejemplo AMD Athlon), estrictamente inclusiva -cada registro de nivel Ln se encuentra replicado en el nivel Ln+1- o si definir (p.e. Intel Pentium 4). En la gestión exclusiva se utilizan tipos y tamaños de registros similares, mientras que en la gestión estrictamente inclusiva hay más registros de nivel Ln+1 -y generalmente más lentos- que de nivel Ln.

La mayoría de microprocesadores actuales además utiliza tres memorias caché: una para datos, otra para instrucciones y otra para registros TLB (*Translation Look-aside Buffer*) utilizados para localizar páginas en la memoria principal.

2. EL COMPUTADOR PERSONAL (PC)



1. Scanner
2. CPU (Micro)
3. Memoria principal (RAM)
4. Tarjetas de expansión
5. Fuente de alimentación
6. Unidad óptica
7. Memoria secundaria (Disco duro interno)
8. Placa base
9. Altavoces
10. Monitor
11. Teclado
12. Ratón
13. Memoria secundaria (Disco duro externo)
14. Impresora

Los primeros microcomputadores aparecieron en el mercado a finales de 1970 aunque se les conocía como computadores domésticos. Eran equipos de 8 bits orientados principalmente al mercado del videojuego. Aunque aparecieron equipos de 16 bits, la aparición en 1981 del primer IBM PC 5150 (*Personal Computer*) de 16 bits hizo desaparecer el mercado de "computadoras domésticas". En cambio apareció un gran mercado de equipos "PC Compatibles" que son los que hoy se conocen sencillamente como PCs. Estos "PC Compatibles" o simplemente "PCs" se pueden encontrar como equipos de escritorio, portátiles o ultra-portátiles y son de propósito general, permitiendo la conexión a redes, el trabajo de oficina, las aplicaciones multimedia, etc.

Los IBM PC se basaban en una arquitectura de 16 bits, en chips x86 tipo CISC de Intel y en *firmware* PC BIOS. Esta arquitectura original ha ido creciendo y desarrollándose mediante arquitecturas de 32 y 64 bits, el desarrollo de chips y chipsets y la interfaz UEFI.

A pesar de la enorme popularidad de los PCs, otras arquitecturas de microprocesador son populares como los equipos Apple, las vídeo-consolas o, en otros mercados, los dispositivos móviles.

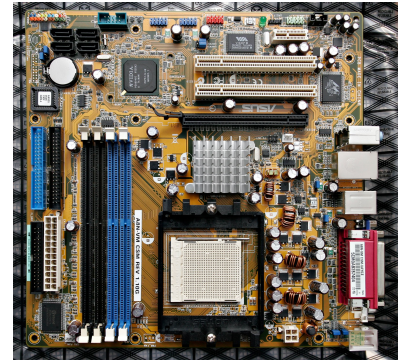


De izquierda a derecha:
 Apple II (1977)
 Sinclair ZX Spectrum 48K (1981)
 IBM PC 5150 (1981)

3. PLACA BASE

3.1. INTRODUCCIÓN

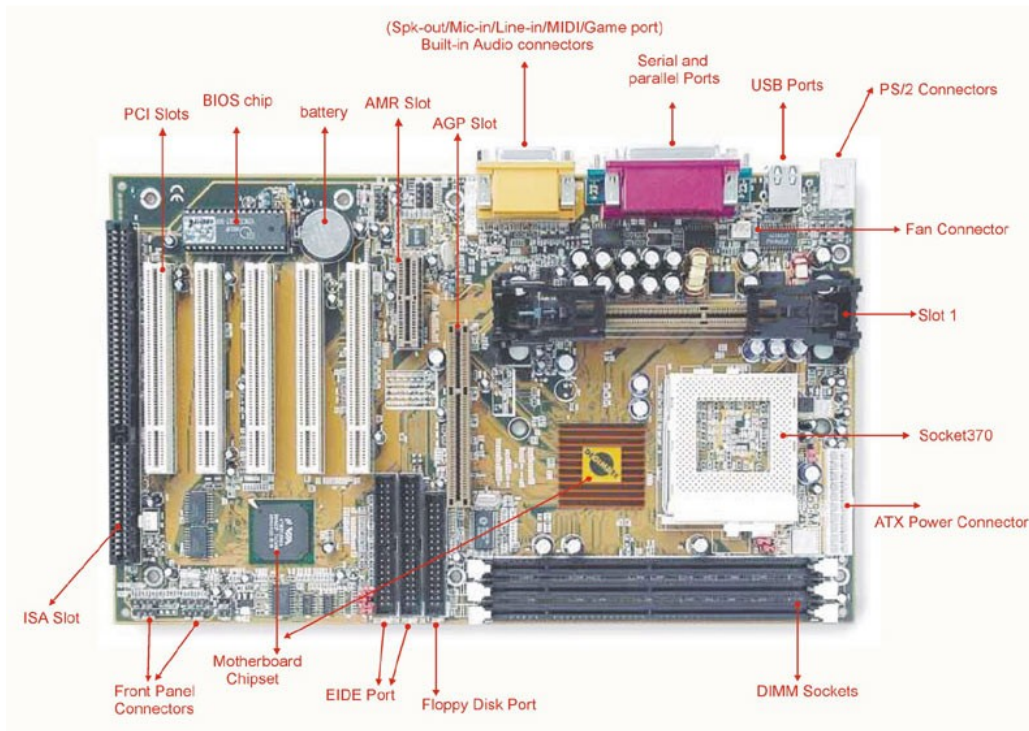
El estándar ATX (*Advanced Technology eXtended*) fue creado por Intel en 1995 y sigue siendo el formato más utilizado en equipos de sobremesa. ATX reemplazó completamente al antiguo estándar AT, ya que resuelve muchos de los problemas que el estándar Baby-AT (la variante más común del AT) causaba a los fabricantes de sistemas. Otros estándares con placas más pequeñas (incluyendo Baby-ATX -en la imagen-, microATX, FlexATX y mini-ITX) mantienen la distribución básica original pero con un tamaño de la placa y un número de bahías (*slots*) de expansión menor.



En 2003, Intel anunció un nuevo estándar, el BTX, que intenta ser un reemplazo del ATX, pero lo han adoptado solamente los fabricantes de equipos completos como Dell o HP.

TIPO	ALIMENTACIÓN	CARACTERÍSTICAS
AT	2x6 pines	Tienen interruptor de corriente.
ATX	1x20 pines	Siempre encendida (<i>standby</i>).
ATX2	1x24 pines + 1x4 pines	Para placas P4.
BTX	1x24 pines (2x12) + 1x8 pines	Con un adaptador se puede poner ATX.
LPX		Servidores, más delgadas que ATX.
NLX		Equipos de bastidor (<i>rack</i>).

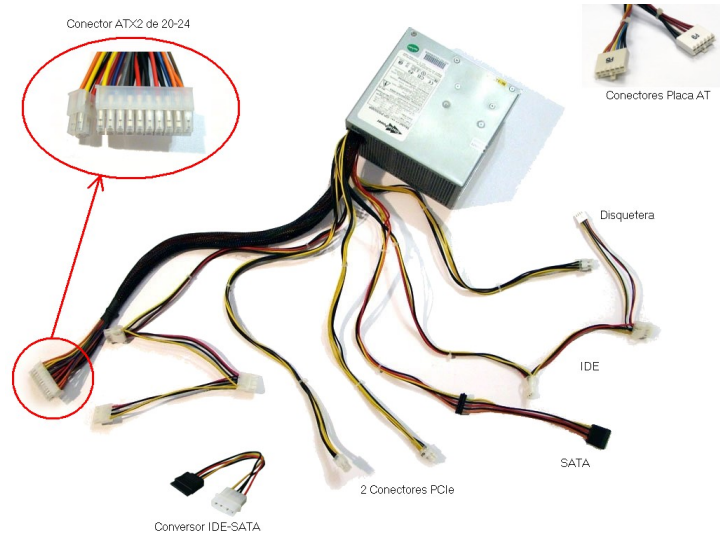
3.2. PLACAS ATX



3.3. FUENTES DE ALIMENTACIÓN

En cuanto a los conectores, utilizan conectores ATX de 20 pines, además de un conector independiente de 4 pines y 12 voltios. El formato ATX2 añade 4 pines más (aparte de los 4 pines independientes), uno de cada voltaje (12, 5 y 3.3 voltios²) más uno de masa.

Las fuentes de alimentación ATX siempre están suministrando un canal de 5 voltios a la placa base para mantener constante la función de encendido a un contacto controlado por la placa base, que mediante un corto envía una señal que es la encargada de activar o desactivar la fuente. También permiten activarse mediante otros medios, como puede ser mediante la tarjeta de red o el módem.



La línea de 3.3V alimenta memorias, chipset, circuitería de la placa madre, tarjetas PCI y AGP. La línea de 5V alimenta puertos USB y tarjetas lógicas de discos duros y unidades ópticas. La línea de 12V alimenta al microprocesador y los motores de discos duros y unidades ópticas.

3.4. CHIPSET

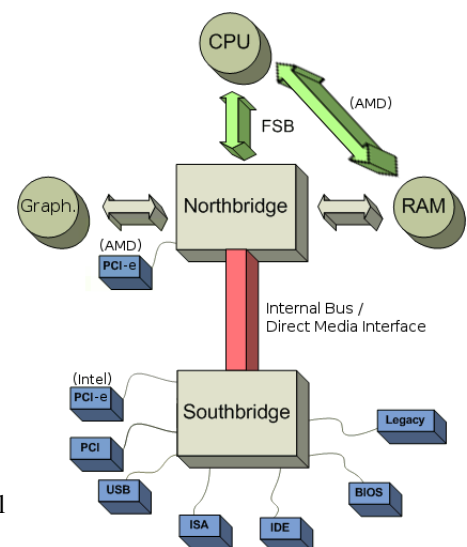
Los componentes de la placa están gobernados por un conjunto de chips conocido como Chipset. Este conjunto se divide en dos partes, el puente norte (*NorthBridge*) o GMCH (*Graphic and Memory Controller Hub*) y el puente sur (*SouthBridge*) o ICH (*I/O Controller Hub*) comunicados por el interfaz DMI (*Direct Media Interface*) o *Internal Bus*. Se puede ver dos diagramas detallados de un Chipset Intel y un Chipset AMD en el Anexo I.

El *NorthBridge*, llamado así por estar situado en la parte superior de las placas ATX, se encarga de gestionar el microprocesador, la frecuencia del FSB (*Front Side Bus*), la memoria RAM y el bus de la tarjeta gráfica, sea AGP o PCI Express x16. Al principio tenía también el control de PCI, pero esa funcionalidad ha pasado al puente sur.

En la actualidad, en los chipset para micros AMD la memoria es gestionada directamente por el procesador, descargando al *Northbridge* de esta labor y permitiendo una gestión de la memoria más rápida y directa. Dada la complejidad de los *Northbridge*, la mayoría de fabricantes instalan encima un disipador propio.

El *SouthBridge* se encarga de gestionar el resto de componentes: buses PCI, audio, USB, IO, BIOS, dispositivos SATA, controlador de interrupciones, reloj de tiempo real, Ethernet...

Muchos de estos elementos son controlados por una serie de chips independientes (caso de Ethernet o audio, por ejemplo), pero de estos pasa el control al *Southbridge*.



Los buses PCI-e que no se usan para tarjetas gráficas se sitúan en el *NorthBridge* en el caso de AMD y en el *SouthBridge* en el caso de Intel.

² Las placas AT también suministraban -12V para el bus ISA.

3.5. MÉTODOS DE TRANSFERENCIA DE DATOS

Los primeros PCs utilizaban para la transferencia de datos entre la CPU y otros dispositivos como discos ATA, puertos externos o tarjetas de red el método llamado PIO (*Programmed Input/Output*) que fue sustituido por DMA (*Direct Memory Access*).

Con PIO la CPU se ocupa de realizar toda la transferencia. Con DMA la CPU solo se ocupa de iniciar la transferencia y después pasa a realizar otras tareas hasta que recibe una interrupción DMA indicando el final de la misma.

El uso de PIO se ha reducido hasta casi hacerlo desaparecer, quedando todavía en uso para los puertos PS/2 de teclado y ratón, algunos usos del puerto paralelo, dispositivos antiguos...

DMA se utiliza en los accesos a discos duros, en casi todos los dispositivos modernos (tarjetas de red, gráficas, sonido...) e incluso transferencias intra-chip en procesadores multinúcleo.

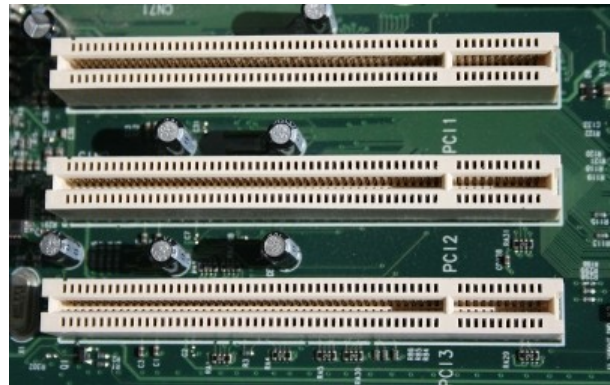
4. BUSES Y PUERTOS DEL SISTEMA

4.1. PCI (*Peripheral Component Interconnect*)

Sustituto de los buses VESA e ISA. PCI 2.0 fue el primero en establecer el mismo estándar tanto para el bus de sistema como para las bahías de expansión (*slot*).

Utiliza un bus paralelo de 32 bits, si bien existen versiones para servidores de 64 bits poco extendidas.

- Frecuencia de reloj: 33,33 MHz, transferencias síncronas.
- Tasa transferencia teórica:
 - 133 MB/s ($33,33 \text{ MHz} \times 32 \text{ bits} \div 8 \text{ bits/byte}$)
 - 266 MB/s ($33,33 \text{ MHz} \times 64 \text{ bits} \div 8 \text{ bits/byte}$)
- Voltaje = 5V



PCI 2.2: Permite doblar la velocidad del reloj.

- Voltaje de 3.3V y 5V a 33MHz.
- Voltaje de 3.3V a 66MHz.
- Transferencia Máxima = 533 MB/s a 66MHz ($66 \text{ MHz} \times 64 \text{ bits} \div 8 \text{ bits/byte}$).
- Permite enviar y recibir PME (*Power Management Events*), por ejemplo la señal de Wake-on-LAN, a través del BUS PCI (sin cable eléctrico externo).

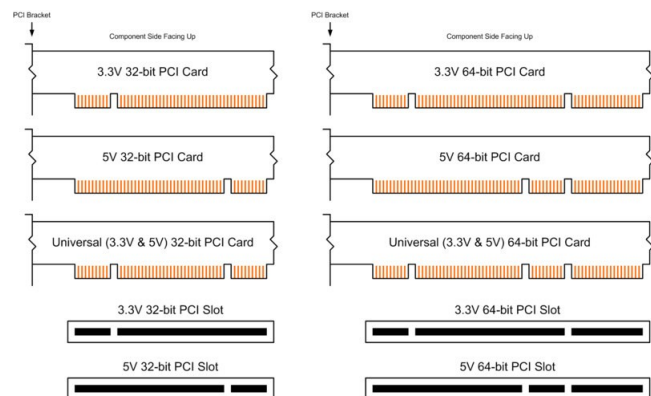
PCI 2.3: Bahías de 3,3V que no permiten introducir tarjetas de 5V (por la situación de la muesca en la bahía), solo de 3.3V y “tarjetas universales”.

PCI 3.0: Eliminado el soporte de 5V completamente.

Soporta 3.3V y “tarjetas universales” (2 muescas). Revisión definitiva del estándar.

MiniPCI: Versión de PCI 2.0 para portátiles.

Cardbus: 32 bits a 33MHz.



4.2. PCI-X (*PCI eXtended*)

- Usa mismo protocolo que PCI, usando solo el bus de 64 bits a igual velocidad (66MHz) o al doble (133MHz).
- Tasa de transferencia máxima teórica: 1,06GB/s (64bits a 133MHz).
- Compatibilidad con PCI:
 - Slot PCI-X compatible con tarjetas PCI de 3.3V (A partir del PCI 2.x)
 - Slot PCI compatible con tarjetas PCI-X (si nada obstruye la parte que sobresale de la bahía)
 - Tarjetas PCI y PCI-X pueden coexistir en el bus PCI-X, pero éste reducirá la velocidad a la de la tarjeta más lenta.

PCI-X 2.0

Buses de 64 bits con relojes a 266MHz y 533MHz, obteniendo transferencias de 2.15GB/s y 4.3GB/s respectivamente.

Revisión del protocolo, añadiendo corrección de errores y funciones punto a punto entre dispositivos.

Compatible con dispositivos PCI y PCI-X 1.0.

A pesar de sus ventajas, los fabricantes no la han implementado a gran escala, decantándose por PCI-e, ya que tiene mejores prestaciones por la comunicación punto a punto entre los dispositivos conectados.

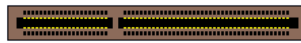
4.3. AGP (*Accelerated Graphics Port*)

Aparece en 1996 de la mano de Intel para solucionar el cuello de botella provocado por el constante aumento de las prestaciones de las tarjetas gráficas y la imposibilidad del bus PCI para negociar la cantidad de datos generados. Se trata de un puerto de 32 bits, ya que parte de las especificaciones del PCI 2.1, pero optimizado para gráficas. El puerto AGP es exclusivo -solo puede haber uno en la placa- y se distingue por el color marrón de su bahía (*slot*).

- Frecuencia de Reloj = 66MHz.
- Ancho de bus = 40 bits: 32 bits de datos + 8 bits de acceso a RAM.

TIPO DE BUS	VOLTAJE	FRECUENCIA RELOJ	TASA DE TRANSFERENCIA CON RAM
AGP	3.3 V	66 MHz	266 MB/s
AGP 2x	3.3 V	133 MHz	532 MB/s
AGP 4x	3.3 V o 1.5 V	266 MHz	1 Gbps (1066 MB/s)
AGP 8x	1.5 V o 0.7 V	533 MHz	2 Gbps (2133 MB/s)

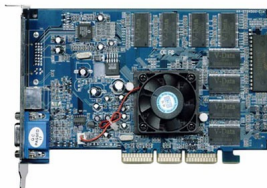
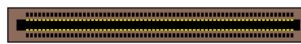
Conector AGP de 3,3 voltios:



Conector AGP de 1,5 voltios:



Conector AGP universal:



Además con los conectores AGP 4x se introdujo un enganche al final de la bahía para sujetar mejor la tarjeta.

4.4. PCI-e (*PCI Express*³)

Sustituye el bus paralelo por una conexión serie punto a punto bidireccional que permite agregar canales en una comunicación. Esto hace que existan distintos tamaños de bahías para PCI-e: x1, x4, x8 (de aspecto similar a x16) y x16. El más utilizado en tarjetas gráficas es el PCI-e x16 con enganche de tarjeta al final de la bahía. Es compatible con PCI a nivel software.

PCI-e 1.1

Tasa transferencia teórica por canal = 250 MBytes/s, bidireccional = 500 MBytes/s.

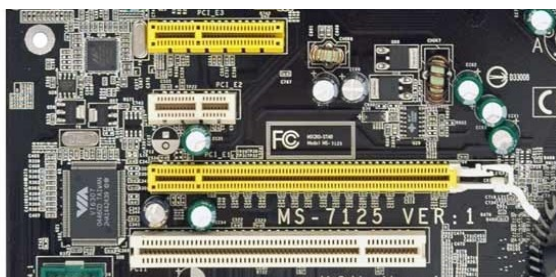
Tasa máxima PCI-e x32 = 8GB/s en cada dirección. Pero la variante más usada de la versión 1.1 es x16 (4GB/s en cada dirección).

En la capa física se usa codificación 8b/10b, lo que decrementa las tasas de transferencia.

PCI-e 2.0: Dobra la tasa de transferencia (500 MB/s por canal en una dirección).

PCI-e 3.0: Dobra de nuevo la tasa de transferencia (1GB/s por canal en una dirección).

En la siguiente imagen podemos ver varios puertos PCI-e / PCI:



<-- PCI-e x4

<-- PCI-e x1

<-- PCI-e x16, con enganche

<-- PCI

3 El nombre original de PCI-e fue 3GIO (*Third-Generation Input/Output*) sustituido por PCI-e.

Compatibilidad

La conexión entre dos dispositivos PCI-e se llama “enlace”, formado por colecciones de 1, 2, 4, 8, 16 o 32 líneas. Cualquier dispositivo funcionará en una bahía (*slot*) de su tamaño, como mínimo. PCI-e negociará el número de líneas soportado por las dispositivos conectados.

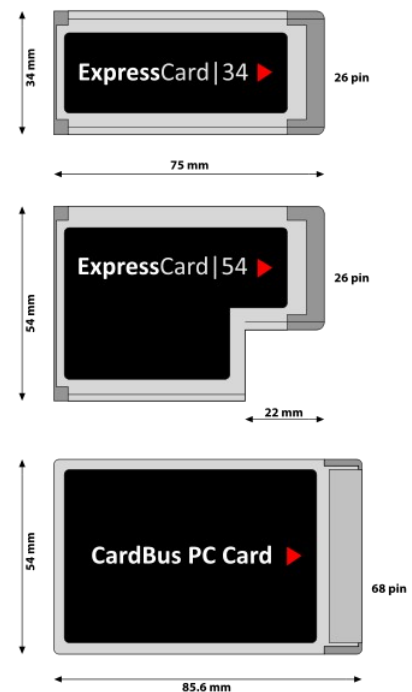
Algunas implementaciones comerciales permiten trabajar con dos tarjetas gráficas a la vez, como SLI (*Scalable Link Interface*) de Nvidia, o *Crossfire* de ATI.

4.5. PCMCIA (*PC Memory Card International Association*)

PCMCIA es una asociación cuyo objetivo es promover el uso de tarjetas extraíbles en caliente, "PC Card" (conocidas como tarjetas PCMCIA), que debían competir con la japonesa JEIDA (más tarde se fusionaron los estándares). Aunque en principio las "PC Cards" eran tarjetas de memoria, hoy en día su uso original se ha perdido y se utilizan para módems, tarjetas de red alámbrica e inalámbrica, puertos FireWire...

Las tarjetas “ExpressCard” nacieron para reemplazar a las tarjetas “PC Card”, con nuevas prestaciones que permiten soportar PCI-e y USB 2.0.

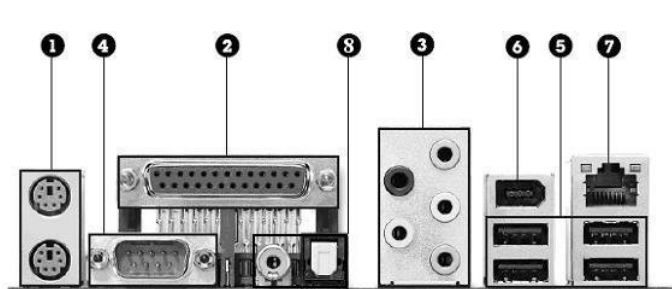
- Tipo I (16 bits): 3.3 mm grosor (tarjetas RAM, EEPROM...)
- Tipo II (16 o 32 bits): 5 mm grosor (tarjetas IO: red, módems)
- Tipo III (16 o 32 bits): 10.5 mm (discos duros extraíbles)
- Tipo IV (16 o 32 bits): 18 mm (discos duros de gran capacidad)
- CardBus: Tarjetas PCMCIA 5.0 o posterior (JEIDA 4.2 o posterior).






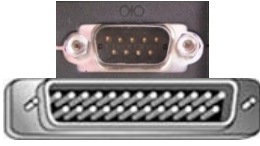









4.6. RESUMEN DE LOS PRINCIPALES BUSES Y PUERTOS DE SISTEMA

TIPO DE BUS	VOLT.	BITS	RELOJ	TRANSFERENCIA
PCI: Sustituto de VESA e ISA				
PCI	5 V	32 bits (-> 64 bits)	33,3 MHz	133 MB/s (-> 266 MB/s)
PCI 2.2 -> <i>Power Management Events</i>	3,3 V	32 bits (-> 64 bits)	66,6 MHz	266 MB/s (-> 533 MB/s)
PCI 3.0 anula soporte 5 V	3,3 V	32 bits (-> 64 bits)	66,6 MHz	266 MB/s (-> 533 MB/s)
PCI-X: PCI 64 bits con tarjetas + largas				
PCI-X	3,3 V	64 bits	66 MHz 133 MHz	533 MB/s 1,06 GB/s
PCI-X 2 <i>Compatible PCI-X y PCI</i>	3,3 V	64 bits	266 MHz 533 MHz	2,15 GB/s 4,3 GB/s
AGP: Basado en PCI 2.1				
AGP	3.3 V	32 bits	66 MHz	266 MB/s
AGP 2x	3.3 V	32 bits	133 MHz	532 MB/s
AGP 4x <i>Enganche al final de la bahía</i>	3.3 V o 1.5 V	32 bits	266 MHz	1 Gbps (1066 MB/s)
AGP 8x <i>Enganche al final de la bahía</i>	1.5 V o 0.7 V	32 bits	533 MHz	2 Gbps (2133 MB/s)
PCI-e: Serie P2P Full-Duplex Bidireccional. Permite dos gráficas a la vez: SLI de Nvidia o Crossfire de ATI.				
PCI-e	3,3 V o 1,5 V	1, 4, 8, 16, 32 canales	1,25 GHz → 2,5 GT/s	250 MB/s x canal
PCI-e 2.0	ídem	ídem	2,5 GHz → 5 GT/s	500 MB/s x canal Máx: 32 canal. x 2 (bidir.) x 0,5 GB/s = 32GB/s
PCI-e 3.0 (Previsto 2010)			4 GHz sin overhead	1 GB/s x canal

5. BUSES Y PUERTOS PARA PERIFÉRICOS



- (1) PS/2 – Teclado y ratón.
- (2) Paralelo – Impresora.
- (3) Audio – Dispositivos de sonido.
- (4) Serie – Módems, GPS...
- (5) USB – Múltiples dispositivos.
- (6) IEEE 1394 – Cámaras de vídeo digit.
- (7) Ethernet – Red Ethernet.
- (8) Audio Digital – Disp. de audio digital.

TIPO	CONECTORES	IMAGEN
(1) PS/2	Mini-DIN 6 pines Macho. Llamado así por los equipos IBM PS/2.	
(2) Paralelo IEEE 1284	DB-25 Hembra. (En el dispositivo, conector Centronics). Unidireccional o bidireccional.	
(3) Audio	Múltiples Jack Hembra.	
(4) Serie RS-232	DE-9 o DB-25 Macho. El estándar recomienda usar los conectores de 25 pines pero se usan los DE-9 ya que son más pequeños y se suelen usar pocas señales.	
(5) USB	USB-A Hembra. Topología de estrella en árbol mediante concentradores (<i>hubs</i>) de hasta 5 niveles y 127 dispositivos (incluidos los concentradores).	
(6) IEEE 1394 (FireWire)	4, 6 o 9 pines Hembra. Hasta 63 periféricos en árbol. <ul style="list-style-type: none"> ● 1394a: 6 pines o 4 pines sin alimentación eléctrica. ● 1394b: 9 pines. ● 1394c: RJ45. 	
(7) Ethernet	RJ45 Hembra Redes Ethernet de 100/1000 (Ethernet 10 no se integró en placa).	
(8) Audio digital	SPDIF óptico y coaxial.	
VGA	DE-15 Hembra (DE-15F).	
S-Video	S-Video con diferentes pines.	
DVI	DVI-A (Analógico). DVI-D (Digital). DVI-I (An. y Dig.).	
eSATA	eSATA de 7 pines.	
HDMI	Conector HDMI de 19 (A y C -mini-) o 29 (B) pines. Transmite vídeo y audio digital con cifrado HDCP anti-copia. Compatible con DVI digital -perdiendo el audio-.	

5.1. SERIE RS-232

Conexiones síncronas y asíncronas con dispositivos DTE (*Data Terminal Equipment*) o DCE (*Data Communication Equipment*).

El estándar recomienda usar los conectores de 25 pines pero se usan los DE-9 ya que son más pequeños y se suelen usar pocas señales:

- 3 hilos (transferencia, recepción y masa)
- 2 hilos (unidireccional -como GPS-)
- 5 hilos (3 + control de flujo RTS y CTS⁴).

5.2. USB

La comunicación entre dispositivos se basa en tuberías (canales lógicos) unidireccionales. Éstas tuberías forman el canal que va desde el controlador del anfitrión (*host*) hasta una entidad lógica del dispositivo llamada “*end-point*”. Los “*end-point*” se agrupan en interfaces, y cada interfaz se asocia con una única función. La excepción es el “*end-point*” cero que se utiliza para la configuración del dispositivo y no se asocia con ninguna interfaz.

Cada dispositivo USB puede tener hasta 32 tuberías activas, 16 en el controlador de *host* y otras 16 fuera de él.

La primera vez que se conecta un dispositivo, se envía una señal de reinicio (*reset*) y comienza el proceso de enumeración del dispositivo. Durante el reinicio se determina su velocidad, después se le asigna una dirección de 7 bits única y por último si el anfitrión soporta el dispositivo, carga los drivers necesarios.

El anfitrión es el que manda en la comunicación con el dispositivo.

a) Velocidades

- USB 1.0 hasta 1,5 Mb/s (192 KB/s)
- USB 1.1 (*Full-Speed*) hasta 12 Mbps (1,5 MB/s)
- USB 2.0 (*High-Speed*) hasta 480 Mbps (60 MB/s).
- USB 3.0 (*Super-Speed*) hasta 4.8 Gbps (600 MB/s).

b) Cable

Los datos se transmiten mediante un cable de pares cruzados con una impedancia de $90 \Omega \pm 15\%$.

En el modo *High-Speed* el cable lleva un terminador de 45Ω a masa, o bien un diferencial de 90Ω .

La longitud máxima del cable es de 5 metros, debido a que se permite un retardo de hasta 1500ns al dispositivo para responder al anfitrión. Con concentradores (hasta 5 niveles) la longitud máxima es de 30 metros.

c) Voltaje y consumo

El voltaje es de $5V \pm 5\%$ con dos tipos de consumo:

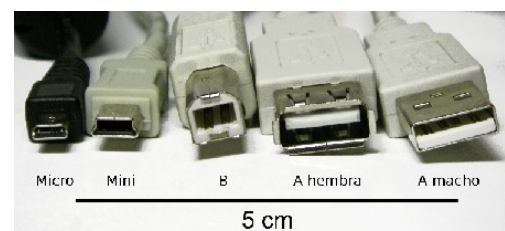
- *Low Power*: 100mA por puerto (todos los dispositivos por defecto)
- *High Power*: 500mA (consumo máximo, típicamente en concentradores)

d) Tipos de conectores

Conector tipo A: rectangular.

Conector tipo B: cuadrado. Siempre van hacia el dispositivo.

Conectores mini y micro: más pequeños, añadidos en la versión 2.0



⁴ Petición “*Request-To-Send*” y respuesta “*Clear-To-Send*”.

5.3. IEEE 1394

Estándar de comunicación isócrona en tiempo real de alta velocidad con interfaz bus serie. Los dispositivos se conectan con topología en árbol en modo peer-to-peer, sin usar memoria del sistema. Los dispositivos son los que controlan la comunicación, no el anfitrión (*host*). Permite conectar hasta 63 dispositivos en el mismo bus, identificados mediante el estándar IEEE EUI-64⁵ y un código que indica el tipo de dispositivo y los protocolos que soporta. Uno de ellos es elegido nodo “root”, con el id más alto.

Puede suministrar hasta 45 W de potencia por puerto (generalmente unos 8 W), desde 24V hasta 30V (25V nominales). Ha sustituido a Parallel SCSI en muchas aplicaciones.

Algunos nombres comerciales que ha recibido son: FireWire(Apple), iLINK(Sony) y Lynx(Texas Instruments).

a) Versiones

- IEEE 1394a (conector de 6 pines o 4 pines sin alimentación eléctrica)
 - FireWire 400 o S400: transferencia de datos entre dispositivos a 100, 200 o 400 Mbps en Half-Dúplex.
- IEEE1394b (conector de 9 pines)
 - FireWire 800 o S800: casi 800Mbps en modo Full-Dúplex. Compatible con 1394a. Añade codificación 8B10B (modo beta).
 - FireWire S1600 y S3200: 1.6Gbps y 3.2Gbps respectivamente, compatibles hacia atrás.
- IEEE1394c (conector RJ45)
 - FireWire S800T: Una nueva especificación del puerto que provee 800Mbps sobre un conector RJ45 con cable Cat5e, y negociación automática que permite al mismo puerto conectar tanto dispositivos IEEE 1394 como IEEE 802.3. Todavía no existen productos.

b) Cable

IEEE 1394a hasta 4,5m. Hasta 16 cables pueden ser conectados en margarita mediante repetidores o hubs. El estándar 1394a limita la longitud total del cableado de cualquier configuración a 72 metros.

IEEE 1394b y 1394c hasta 100m.

c) Problemas de Soporte en Windows

FreeBSD, Linux y Mac soportan tanto IEEE 1394a como 1394b.

En Windows XP el rendimiento no es bueno sino se instala el SP3.

Windows Vista no soporta 1394b. Se supone solucionado con el SP1 aunque no se especifica en la documentación.

d) Redes FireWire

RFC 2734 especifica cómo utilizar IPv4 sobre la interfaz FireWire para crear redes ad-hoc.

Microsoft dejó de darles soporte en Windows Vista y Windows Server 2008.

5 Una extensión del formato de direcciones MAC de 48 bits.

6. BUSES PARA UNIDADES DE ALMACENAMIENTO

6.1. INTERFAZ FDD

Para unidades de disquete. El bus de 34 pines permite dos dispositivos (unidades "A:" y "B:" en DOS y derivados).

6.2. INTERFAZ ATA / ATAPI / PATA

ATA (*Advanced Technology Attachment*): Interfaz estándar para conectar dispositivos de almacenamiento (DD). Es una evolución del estándar IDE (*Integrated Drive Electronics*)⁶ de Western Digital, quien también desarrolló EIDE (*Enhanced IDE*) que evolucionó en ATA-2.

ATAPI (*ATA with Packet Interface*): es una evolución de ATA que permite conectar dispositivos extraíbles, como unidades ópticas, que necesitan funciones de extracción o verificación de si el soporte está introducido. Básicamente son dispositivos ATA utilizando el protocolo de SCSI en paquetes.

Utiliza un voltaje de 5V y permite conectar 2 dispositivos en el mismo cable (maestro y esclavo). La longitud máxima del cable es de 46 cms y puede ser de 40 (hasta ATA-4) y 80 hilos (desde ATA-4, que es compatible con 40 y 80).

a) Maestros y Esclavos

Los dispositivos deben configurarse como maestros o esclavos. En cada bus solo puede haber un maestro y un esclavo y en caso de existir un solo dispositivo éste debería estar configurado como maestro⁷.

La configuración del dispositivo se realiza generalmente mediante puentes o "jumpers" con tres opciones: "maestro", "esclavo" o "según indique el cable". Si se elige ésta última opción la posición en el bus (el conector utilizado) determinará si el dispositivo es maestro o esclavo.

No todos los cables de 40 hilos permiten este tipo de configuración y en los que sí el maestro es el dispositivo que se conecta en el medio del cable. Todos los cables de 80 hilos permiten este tipo de configuración y en ellos el maestro es el dispositivo que se conecta en el extremo del cable.



b) Terminología

Habitualmente se intercambian los términos ATA, ATAPI, IDE y EIDE. Además al aparecer SATA (*Serial ATA*) empezó a utilizarse también la denominación PATA (*Parallel ATA*), para englobar a todos ellos.

Hay que indicar que todos los dispositivos ATA son IDE, pero no todos los IDE son ATA (como los discos SCSI).

c) Versiones

Versión	Transferencia	Direccionamiento (bits)	Bus (Hilos)
ATA-1 (IDE)	11,1 MB/s	28	40
ATA-2 (EIDE) y ATA-3	16.6MB/s	28	40
ATA-4 (UltraDMA modos 0,1,2)	33.3MB/s	28	40 u 80
ATA-5 (UltraDMA modos 3,4)	66.6MB/s	28	80
ATA-6 (UltraDMA modo 5)	100MB/s	48	80
ATA-7 (UltraDMA modo 6)	133MB/s	48	80

d) Limitaciones de tamaño de los dispositivos

137 GB (128GB en Windows) en las especificaciones ATA-1 a ATA-5.

ATA-6 incrementó el direccionamiento de 28 a 48bits y aumentó la capacidad a 144 Petabytes.

Si se conecta a un controlador ATA-5 o anterior un disco de mayor capacidad, aquel limitara el tamaño de éste.

⁶ El nombre hace referencia a que el controlador del disco está integrado, mostrándose al sistema como un vector (*array*) de sectores.

⁷ En la práctica habitualmente los dispositivos funcionan correctamente aunque estén configurados como "esclavos sin maestro".

6.3. SCSI

SCSI (*Small System Computer Interface*) es una interfaz de almacenamiento para entornos profesionales. Permite la conexión de hasta 8 o 16 dispositivos incluido el controlador, distinguiéndose cada uno por un identificador (SCSI ID) entre 0 y 15. El anfitrión (*host*) o controladora suele llevar el ID más alto (7 o 15).

Cada dispositivo SCSI incorpora una o más unidades lógicas identificadas por un LUN (*Logical Unit Number*) aunque la mayoría de dispositivos solo tiene una (LUN 0).

El bus SCSI necesita terminarse en ambos extremos, por lo que algunos dispositivos permiten configurarse como terminadores. También pueden utilizarse dispositivos terminadores específicos.

El rendimiento del bus no se ve afectado por las distintas velocidades de los dispositivos conectados.

a) Versiones

Nombre	Especificación	Bits	Reloj (MHz)	Transfer. (MB/s)	Dispositivos	Conector
SCSI, SCSI-1 Narrow SCSI	1	8	5	5	8	IDC50 Baja densidad
Fast-SCSI	2	8	10	10	8	IDC50 Alta densidad
Fast-Wide SCSI	2 3.1	16	10	20	16	2x50-pin (SCSI-2) 1x68 pin (SCSI-3)
Ultra-SCSI, Fast-20	3.1	8	20	20	8	IDC50 Alta densidad
Ultra-Wide	3.1	16	20	40	16	68 pines
Ultra2, Fast-40	3.2	8	40	40	8	50 pines
Ultra2-Wide	3.2	16	40	80	16	68 / 80 pines
Ultra3, Ultra160, Fast-80 Wide	3.3	16	40 DDR	160	16	68 / 80 pines
Ultra320 Ultra4	2002	16	80 DDR	320	16	68 / 80 pines
Ultra640	2003	16	160 DDR	640	16	68 / 80 pines

b) Interfaces serie

- **SSA (*Serial Storage Architecture*)**. De IBM. Usa full-dúplex con canales separados. 40MB/s y hasta 96 dispositivos.
- **FC-AL (*Fibre Channel Arbitrated Loop*)**. Usa cables de fibra óptica (hasta 10 km) o coaxial (hasta 24 m) con un reloj de 1, 2, o 4 GHz obteniendo 100, 200 o 400 MB/s. Permite hasta 128 dispositivos.

6.4. INTERFAZ SATA

Especificación que sustituye a PATA. Permite la extracción en caliente de los dispositivos (debe permitirlo también el SO). Usa una codificación 8B10B con NRZ. La codificación 8B10B incluye sincronización.

El cable de datos tiene 7 hilos (4 de datos en 2 pares de ± 0.5 V y 3 de masa) y su longitud máxima es de 1 metro.

El cable de alimentación tiene 15 pines.

a) Velocidades

SATA I: 150 MB/s (1.5 Gbps)

SATA II: 300 MB/s (3 Gbps)

SATA 6Gbps: cerca de 500MB/s.

b) eSATA

Es un estándar para la conectividad externa de dispositivos SATA. La longitud máxima del cable se amplía a 2 metros.

El conector también es ligeramente diferente, más estrecho y sin forma de L. Puede competir con USB y FireWire, pero el conector no es autoalimentado.

6.5. SAS (*Serial Attached SCSI*)

Tecnología para transferencia de datos que utiliza comunicación serie punto a punto. La comunicación es full-dúplex y permite conectar hasta 16.384 dispositivos con “*expanders*” (128 “*expanders*” o concentradores por cada puerto, y 128 dispositivos por cada “*expander*”). Los dispositivos SAS se identifican con un WWN (*World Wide Name*) único. SAS permite una longitud máxima de cable de 8 metros y no necesita terminadores.

Soporta velocidades de 1,5 o 3 Gbps con previsión de 6 Gbps (como SATA).

Los dispositivos SATA pueden conectarse a interfaces SAS (no al revés). SAS utiliza señales eléctricas más altas (800-1600mV TX, 275-1600mV RX) que SATA (400-600mV TX, 325-600mV RX), así que cuando se mezclan los discos SAS tienen que bajar su funcionamiento a los voltajes de SATA.

Un dominio SAS se compone de:

- Uno o varios dispositivos SAS, cada dispositivo contiene:
 - Uno o varios puertos SAS, cada puerto contiene de 1 a 128 PHYs.
- Un subsistema de servicio de entrega, que puede tener de 0 a 127 dispositivos de expansión SAS.

a) Conectores

- SFF 8482 – para dispositivos SATA (generalmente cable de 4 SFF 8482 por un lado y 1 SFF 8484 por el otro).
- SFF 8484 – conector interno que permite hasta 4 dispositivos (Derecha).
- SFF 8470 – conector externo (conocido como InfiniBand) que permite hasta 4 dispositivos (Imagen central).
- SFF 8088 – conector externo mini-SAS para 1 dispositivo.



6.6. FC (*Fibre Channel*)

Interfaz serie de grandes prestaciones, con velocidad hasta 4Gbps, capaz de conectar miles de dispositivos y cubrir distancias de hasta 10 kms. Admite gran variedad de protocolos siendo SCSI 3.4 el más común. Se emplea para la realización de *clusters* y SANs.

Cluster: conjunto de computadoras comunicadas que trabajan de forma coordinada para proporcionar un rendimiento elevado y/o mejorar la fiabilidad del sistema, presentándose ante el resto de equipos como una sola máquina.

SAN (*Storage Area Network*): red diseñada para el movimiento y gestión de grandes cantidades de información almacenada en muchos dispositivos interconectados.

7. ALMACENAMIENTO

7.1. MAGNÉTICO

a) Discos duros

A nivel físico cada disco duro consta de uno o varios platos (normalmente 8) de aluminio con un eje común y un motor que los hace girar a la vez a velocidad angular constante. Cada plato se utiliza por ambas caras. Los cabezales son brazos con dispositivos magnéticos de lectura-escritura en su extremo (cabezas). Estos cabezales mueven las cabezas hacia el interior o el exterior de los platos siempre sin contacto físico (lo que rayaría el disco). La distancia entre cabezal y cara es del orden de nanómetros.



A nivel lógico el espacio se organiza en pistas (circunferencias concéntricas que cubren las caras) que se dividen en sectores y se organizan en cilindros (conjunto de pistas alineadas verticalmente). La pista 0 es la más exterior.

En algunos dispositivos (la mayoría de los actuales) las pistas exteriores tienen más sectores que las pistas interiores.

Para minimizar los movimientos de los cabezales los sistemas operativos suelen asignar el espacio en base a conjuntos de uno o más sectores consecutivos llamados "*cluster*" en Windows y "bloque" en POSIX, cuyo tamaño se calcula y asigna al formatear la partición. Los tamaños típicos son 512 B, 1KiB, 2KiB y 4KiB⁸.

Las principales características de un disco duro son su interfaz (ATA, SATA, SCSI...) su tamaño (generalmente en formatos de 3'5" o 2'5" -portátiles-), su capacidad (actualmente de cientos de GB o pocos TB) y su velocidad de giro -que es el principal factor que determina las velocidades de acceso- (generalmente 7.500 o 10.000 rpm). Algunos discos duros incorporan memoria caché de pista.

b) Cintas

Las cintas son un dispositivo de almacenamiento secuencial. Basan su capacidad en la longitud de la cinta que se divide en varias pistas. En los primeros ordenadores se utilizaban como memoria secundaria (almacenamiento) pero en la actualidad solo se utilizan para copias de respaldo de gran capacidad, ocupando los dispositivos ópticos el mercado de copias de baja capacidad.

Uno de los sistemas más utilizados es DDS (*Digital Data Storage*) evolucionado a partir de DAT (*Digital Audio Tape*) diseñado originalmente para audio. Son cintas de 4 mm con capacidades de 1,3 a 80 GB. Las unidades de cintas deben ser limpiadas regularmente y las cintas deben ser retiradas tras unas 100 escrituras.

Otro sistema impulsado como "abierto" por la industria es LTO (*Linear Tape-Open*) conocido a veces como "Ultrium", con capacidades de entre 100 y 800 GB.

Otros sistemas bastante extendidos aunque menos utilizados son DLT, QIC y Travan.



c) "Discos flotantes" o "disquettes"

Los "disquettes" funcionan de manera similar a los discos duros. La principal diferencia es que los discos no incorporan el motor de giro ni los cabezales, sino que se fabrican como dispositivos extraíbles que han de introducirse en dispositivos lectores/escritores. Los "disquettes" además montan un solo plato de un material más económico y menos resistente que el de los discos duros.



Los principales formatos que se implantaron en el mercado fueron de 5 1/4 " (hasta 1'2 MB) y de 3'5 " (hasta 1'44 MB).

⁸ NTFS no permite compresión con tamaños mayores.

7.2. ÓPTICO

El almacenamiento óptico se basa en discos de policarbonato donde la información se guarda sobre la superficie del disco mediante marcas formando un surco en espiral que comienza en el interior del disco. Este surco se ilumina con un haz de láser y las marcas modifican su reflejo. Pueden utilizarse ambas caras del disco y en una misma cara diferentes capas⁹.



Los primeros CDs (*Compact-Disc*) fueron diseñados para audio y tenían una tasa de transferencia de 150 KB/s con Velocidad Lineal Constante de 1'2 m/s, modificando la velocidad de rotación del motor según la posición del cabezal. Este sistema permite maximizar el espacio pero en la práctica solo permite búsquedas aleatorias hacia adelante. Además a grandes velocidades de rotación se vuelve impráctico. Actualmente los CDs de datos y el resto de unidades ópticas utilizan un sistema de Velocidad Angular Constante.

Los CDs escriben sus datos mediante una transformación de 8 bits en 14 llamada EFM (*Eight-to-Fourteen Modulation*) que persigue limitar la componente continua de los datos. En DVDs se utiliza EFMPlus que es una transformación de 8 bits en 16. Además utilizan códigos de corrección de errores.

La capacidad de una capa de un disco óptico viene determinada por el tamaño de su superficie, el grosor del surco y la longitud de las marcas. Así un CD tiene un diámetro de 5" (con una perforación central de 15 mm), un surco de 1,65 μm y utiliza un láser rojo de 0,78 μm lo que permite 700 MB de datos o unos 80 minutos de sonido a una VLC de 1,2 m/s.

El DVD (*Digital Versatile Disc*) tiene la apariencia de un CD pero utiliza un láser rojo de 0,65 μm con una capacidad estándar (DVD-5: monocara y monocapa) de 4'7 GB y velocidad de transferencia base de 1.350 KB/s. A diferencia del CD que permite diferentes sistemas de ficheros (ISO 9660, Juliet / Romeo, Rock Ridge, HFS... más formato Audio), DVD solo utiliza un sistema de ficheros, el UDF (*Universal Disk Format*), una extensión del estándar ISO 9660.

Los dispositivos "Blue-Ray" utilizan un láser azul de 405 nanómetros con una capacidad de 25 GB por capa y una velocidad de transferencia de 4'5 MB/s.

a) Escritura de dispositivos ópticos

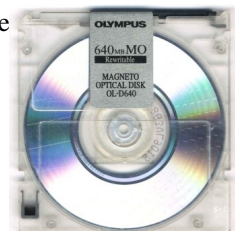
Los surcos de los disco ópticos alternan fosos (*pits*) y valles (*lands*) para guardar la información. Los fosos se crean mediante un "quemado" óptico (grabadores domésticos) o químico (grabadores industriales).

No hay relación directa entre fosos/valles y 0/1. La transferencia es síncrona y para cada instante de tiempo un cambio entre foso y valle significa 1 y ningún cambio significa 0.

b) Escritura Magneto-Óptica

Los discos magneto-ópticos tienen una superficie ferromagnética que se lee ópticamente mediante láser. Según la orientación magnética del sector éste refleja el láser de una manera determinada. Para escribir la información el escritor utiliza el láser para calentar el sector y entonces lo orienta magnéticamente mediante inducción. Esto hace también que un disco magneto-óptico se pueda borrar, calentando los sectores y dejando que se enfríen sin inducir magnetismo.

Las unidades de grabación de discos magneto-ópticos verifican la información después de escribirla a diferencia de los grabadores de CD-R o DVD-R en los que los datos son escritos sin ninguna verificación.



Actualmente los discos magneto-ópticos mantienen unas dimensiones de 5 ¼ " o 3'5 " con capacidades entre 230 MB y 5'2 GB y vienen protegidos por una carcasa.

Aunque no se usan en el mercado doméstico se utilizan en el mercado profesional principalmente como almacenamiento WORM (*Write Once, Read Multiple*) en aplicaciones que requieren un registro imborrable (sin que se detecte) de larga duración.

⁹ La transición entre capas genera un retardo en la transferencia de datos.

7.3. ELECTRÓNICO

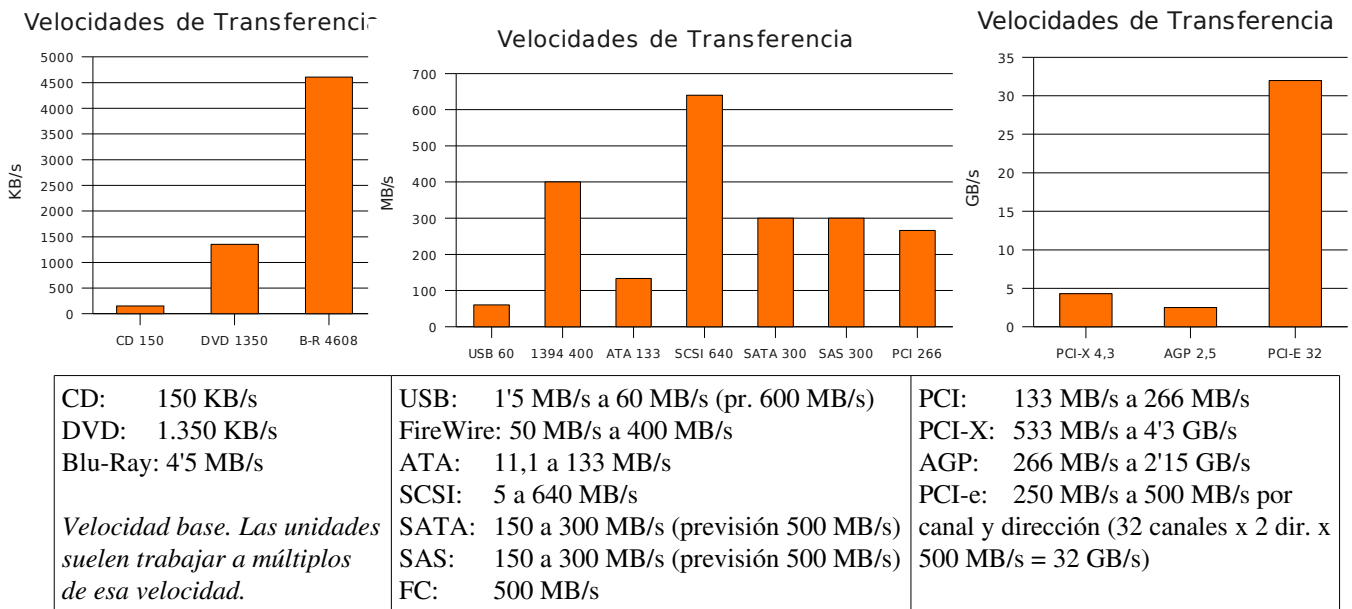
Las memorias flash, de las cuales las más conocidas son las "memorias USB" o "lápices USB" y las "tarjetas de memoria", utilizan un chip de tipo EEPROM (*Electrically Erasable Programmable Read-Only Memory*) que trabaja por bloques¹⁰.

Ofrecen capacidad de lectura y escritura, gran portabilidad, gran resistencia a golpes y polvo, inmunidad magnética, funcionamiento silencioso, pequeño tamaño y bajo coste con velocidades y capacidades en constante mejoría. Esto hace que actualmente sea el dispositivo más utilizado para el almacenamiento personal. Sin embargo los chips EEPROM tienen un número limitado de posibles escrituras (entre 10.000 y 1.000.000).

Existen muchos formatos de tarjetas, siendo los más comunes SD/MMC, XD y SIM.



7.4. COMPARACIÓN DE CAPACIDADES DE TRANSFERENCIA



10 Los chips de BIOS son un tipo de EEPROM que trabaja por Bytes.

8. TARJETAS GRÁFICAS

8.1. DEFINICIONES

- **Resolución:** Número de puntos que es capaz de representar por pantalla una tarjeta de vídeo representada como matriz Horizontal x Vertical.
- **Profundidad de color:** La profundidad de color indica el número de bits utilizados en la tarjeta para representar cada color RGB por pantalla, expresada en bits (actualmente 16 o 32). El número de colores disponibles más habitualmente son: 1 color (monocromo), 16 colores, 256 colores, Color de alta densidad (16 bits) y Color verdadero (32 bits).
- **Color verdadero:** Es una profundidad de color de 8 bits asociados para cada color RGB (24 bits) más 8 bits de control (en total 32 bits). Esto permite más de 16,7 millones de colores para cada píxel. Se denomina color verdadero (*Truecolor*) debido a que es aproximadamente el número de colores que el ojo humano puede detectar. Los 8 bits extra normalmente no afectan a la precisión del color, pero permiten incorporar un canal alfa que representa la transparencia de cada píxel.
- **Modo de Vídeo:** combinación de la resolución y la profundidad de color. Determina la cantidad de memoria de vídeo mínima necesaria en la tarjeta.
- **Memoria Gráfica:** Equivale a la Resolución por los bits de color dividido 8 (para indicarse en bytes).
- **Velocidad de Refresco o Tasa de Refresco:** Número de veces que se dibuja la pantalla por segundo. Expresado en Hz. La velocidad mínima recomendada son 60 Hz. A diferencia de los monitores CRT, los monitores TFT no trabajan por el sistema de barrido de rayos, por lo que ese parpadeo ha desaparecido prácticamente. De hecho la tasa de refresco en los monitores TFT es muy pequeña (normalmente entre 56Hz y 75Hzt).
- **Conversión digital-analógica:** Se llama RAMDAC al dispositivo encargado de convertir los datos digitales de color que genera la tarjeta de vídeo a las señales analógicas que entiende el monitor en sus 3 colores básicos. La calidad de este dispositivo viene determinada por la formula:

$$\text{Ancho de banda (Mhz)} = \text{Píxeles (x)} * \text{Píxeles (y)} * \text{frecuencia de refresco} * 1.5$$

8.2. VGA (*Video Graphics Array*)

Es un estándar gráfico introducido por IBM en 1988, y que continua la evolución de MDA, CGA, HGC, EGA¹¹..., con una resolución característica de 640x480 píxeles y 256 colores¹². Hoy día se conoce como VGA a éste modo de vídeo. Los conectores VGA y su correspondiente cableado casi siempre son utilizados exclusivamente para transportar componentes analógicos RGB-HV (Red-Green-Blue-Horiz. Sync.-Vert. Sync.) junto con señales de vídeo DDC2 (señales bidireccionales entre el monitor y la tarjeta), reloj digital y datos.

Este modo de vídeo vuelve a ser popular en dispositivos móviles y es la configuración mínima en las tarjetas actuales.

El estándar utilizaba en origen 256KB de memoria RAM de vídeo. Utiliza un conector de tipo DE-15F (DE-15 Hembra) en el PC y DE-15F o DE-15M (DE-15 Macho) en el monitor.

Este estándar ha ido evolucionando para permitir mayores resoluciones y mayor profundidad de color aumentado también la memoria RAM de vídeo necesaria. Algunas resoluciones cambian la relación de proporción original 4:3

Las principales resoluciones son:

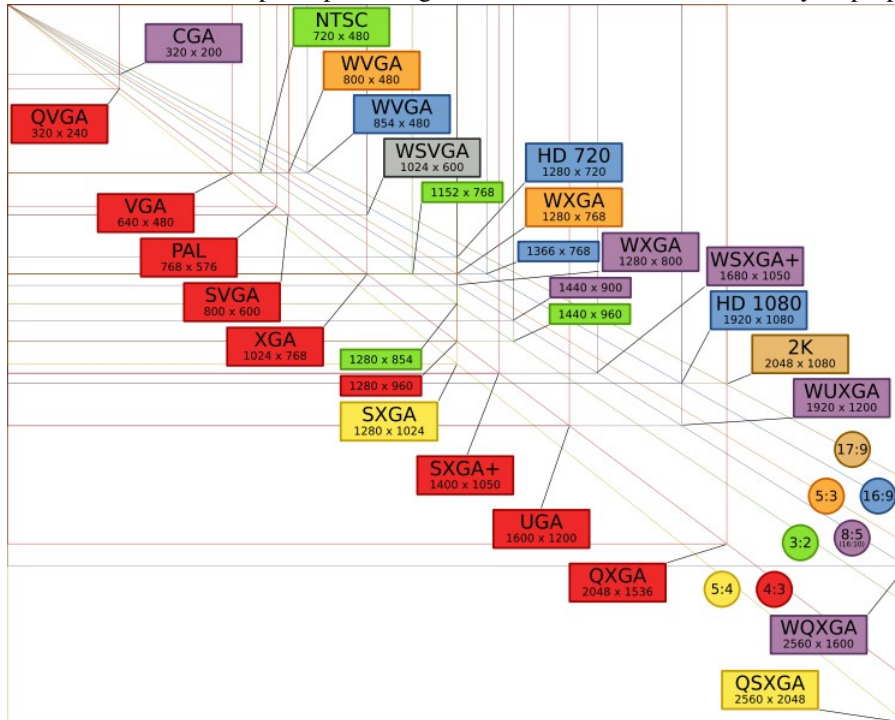
- VGA (*Video Graphics Array*, IBM 1988): 640 x 480 (proporción 4:3)
- SVGA (*Super VGA*, varios 1987¹³): 800 x 600 (proporción 4:3)
- XGA (*eXtended VGA*, IBM 1990): 1024 x 768 (proporción 4:3)
- SXGA (*Super XGA*): 1280 x 1024 (proporción 5:3)
- UXGA (*Ultra XGA*): 1600 x 1200 (proporción 4:3)

11 Monochr. Display Adapter (IBM 1981), Color Graph. Adap. (IBM 1981), Hercules Graphic Card (monocr. con mayor resol., Hercules 1982), Enhanced Graphics Adapter (IBM 1984).

12 En origen VGA aceptada resoluciones menores y profundidad de 16 colores.

13 La incompatibilidad de las distintas SVGA dio lugar al consorcio VESA, que generó su propio bus, más tarde sustituido por Intel PCI.

El siguiente diagrama extraído de la Wikipedia presenta gráficamente distintas resoluciones y su proporción:



8.3. VÍDEO DIGITAL

DFP (*Digital Flat Panel*) es un estándar digital de vídeo un poco antiguo que no llegó a tener aceptación en el mercado.

DVI (*Digital Visual Interface*) es otro estándar de vídeo digital. El brillo de los píxeles se transmite en forma de lista de números. La pantalla, en su resolución nativa, lee cada número y aplica ese brillo al píxel apropiado.

Un enlace DVI se compone de cable de 4 pares trenzados (rojo, verde, azul y reloj).

No usa compresión ni transmisión por paquetes. La pantalla entera se transmite constantemente.

Los conectores DVI pueden ser solo analógicos, solo digitales o permitir ambos y de un solo canal o de dos:

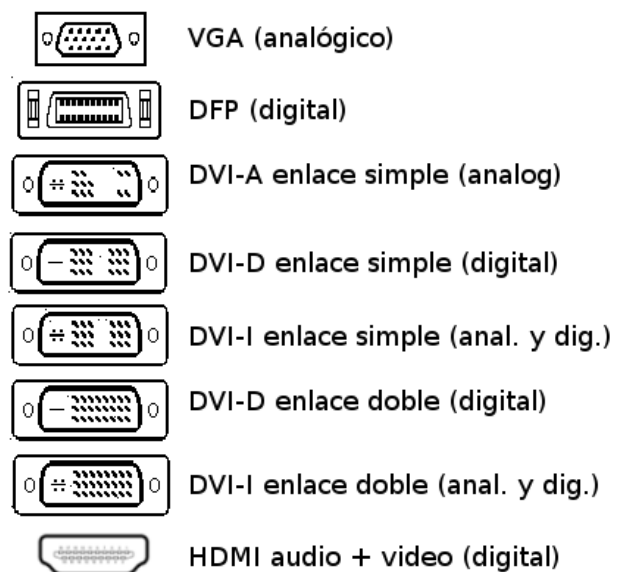
- Enlace Simple (*Single Link*) - Máxima resolución: 2.6 Mpíxeles a 60Hz. 165MHz máximo.
- Enlace Doble (*Dual Link*) – Incluye un segundo conjunto de pares trenzados. Cuando se activa se emiten conjuntos de píxeles alternos. Cada canal ofrece más de 165MHz.

HDMI (*High-Definition Multimedia Interface*) es un estándar con gestión DRM (HDCP) promovido por la industria para sustituir a DVI.

HDMI permite el envío de vídeo digital sin comprimir -de forma compatible con DVI digital- y hasta 8 canales de audio digital por un mismo cable.

Pero si el emisor detecta que no está conectado a otra equipo HDMI (sino a un DVI, por ejemplo) degrada intencionadamente la señal de vídeo.

Además los fabricantes se han comprometido a no fabricar grabadores con conexión HDMI, teniendo cada uno una firma digital que los productos de los demás rechazarían en caso de romper el compromiso.



9. TARJETAS DE SONIDO ANALÓGICAS

Las tarjetas de sonido analógicas disponen de un conversor analógico-digital que se encarga de transformar la señal de sonido analógica en su equivalente digital. Esto se lleva a cabo mediante tres fases: muestreo, cuantificación y codificación. Como resultado se obtiene una secuencia de valores binarios que representan el nivel de tensión en un momento concreto. El número de bits por muestra es fijo, y suele ser 16. La frecuencia de muestreo se puede controlar por software y normalmente es una fracción de 44.1kHz.

La audición humana está limitada a los 16 o 17 KHz, pero si los equipos se extienden más allá de este límite se obtiene una mejor calidad. La frecuencia de muestreo (del convertidor) debe ser de más del doble que la banda que se pretende utilizar (teorema de Nyquist en la práctica).

Finalmente los nuevos formatos de alta definición usan frecuencias de muestreo de 96 KHz (para tener una banda de 40 KHz) y hasta 192 KHz, no porque estas frecuencias se puedan oír, sino porque así es más fácil reproducir las que si se oyen.

10. MEMORIA RAM

10.1. DEFINICIÓN

La memoria de acceso aleatorio (RAM: *Random Access Memory*) es una memoria volátil -la información se pierde si dejan de recibir electricidad- de acceso aleatorio.

Normalmente se llama memoria RAM a la memoria principal de una computadora, aunque en realidad la memoria principal es solo una de las memorias de acceso aleatorio que posee una computadora¹⁴.

10.2. CARACTERÍSTICAS

Físicamente está formada por módulos con chips tipo SMD (*Superficial Mounted Device*) bien por una sola cara (SIMM: *Single In-line Memory Module*) bien por las dos caras (DIMM: *Dual In-line Memory Module*).

Las memorias RAM que se usan en los PCs actuales son dinámicas¹⁵ (necesitan refresco para no perder la información) y síncronas (trabajan en base a una señal de reloj) por lo que se llaman SDRAM (*Synchronous Dynamic RAM*).

El bus que conecta el procesador con la memoria se denomina FSB (*Front Side Bus*) y depende del GMCH (*NorthBridge*) del chipset de la placa. La velocidad del FSB es una característica de cada procesador pero es independiente de la velocidad del mismo. Por ejemplo: Pentium 4, FSB= 400MHz; Athlon XP, FSB= 266MHz.

El ancho de banda de pico es la velocidad máxima de transferencia no sostenida posible. Se calcula multiplicando la frecuencia del bus por el ancho de bytes por el número de transferencias en cada ciclo de reloj.

Así por ejemplo una memoria DDR (dos transferencias por ciclo), con frecuencia de 100 Mhz y un ancho de bus de 64 bits (8 bytes) tendrá un ancho de banda de pico de: $2 \cdot 100 \cdot 8 = 1600$ MB/s.

Para hacer referencia a las memorias se utilizan dos nomenclaturas diferentes. Una hace referencia al FSB efectivo -característico de los chips- (DDR-200) y otra hace referencia al ancho de banda de pico, a veces redondeado, -característico de los módulos- (PC-1600).

La latencia es el tiempo que la memoria emplea desde que se solicita una lectura hasta que ofrece el dato correspondiente; por tanto, no todos los ciclos de reloj son productivos. Cuanto menor sea la latencia más rápida es la memoria. A veces es mejor disponer de una baja latencia que de un ancho de banda de pico mayor.

- SDR: se indica según el valor "latencia de CAS" (CL), los valores posibles son 2 y 3 (CL2, CL3).
- RDRAM: alta latencia, depende del número de chips.
- DDR: igual que SDR; los valores posibles son 2 y 2.5 (CL2, CL2.5).
- DDR2: igual que DDR; los valores posibles son 3, 4, 5, 6 y 7.
- DDR3: igual que DDR; los valores posibles son 5, 6, 7 y 9.

10.3. DUAL-CHANNEL

Algunas placas que utilizan módulos DDR pueden configurarse como "*Dual Memory Channel*" (2 bancos de varias bahías o "*slots*", generalmente dos)¹⁶. Trabajando en modo bicanal, el controlador de memoria puede acceder a dos módulos a la vez, mejorando la latencia y la velocidad de transferencia teórica.

Esto se consigue mediante un segundo controlador de memoria en el *NorthBridge*. No obstante, suele obligar a emplear módulos idénticos dentro del mismo canal.

Esta tecnología afecta por tanto al bus de la memoria -la placa-, no a la memoria en sí -los módulos-.

¹⁴ En los comienzos de la computación las memorias principales (o primarias) de las computadoras eran siempre de tipo RAM y las memorias secundarias (o masivas) eran de acceso secuencial (cintas o tarjetas perforadas).

¹⁵ Las memorias SRAM (*Static RAM*), tanto síncronas como asíncronas, mantienen la información mientras tengan alimentación sin necesidad de refrescarla y son más rápidas pero también mucho más caras. Se usan para memorias caché.

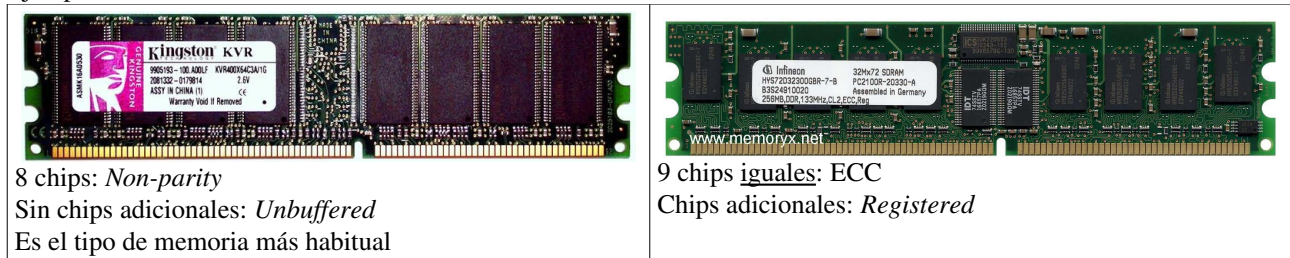
¹⁶ En oposición, el modo de trabajo habitual se conoce como "*Single Memory Channel*".

10.4. VARIANTES

- **Non-parity / Parity / ECC:**
 - Las memorias habituales de equipos de trabajo no disponen de control de paridad (*non-parity*).
 - Las memorias con control de paridad (*parity*) detectan errores en 1 bit. Se distinguen por tener un número de chips múltiplo de 3, sin ser todos del mismo tipo.
 - Las memorias con ECC (*Error Correction Coding*) detectan errores en dos bits (de 64 bits de datos) y son capaces de corregir errores en 1 bit. Esto requiere 8 bits más por lo que los módulos de memoria que incorporan ECC tienen 72 líneas de datos en lugar de 64. Se distinguen por tener un número de chips múltiplo de 3, siendo todos del mismo tipo.
- **Unbuffered / Registered:**
 - Las memorias habituales de equipos de trabajo vienen en módulos “*Unbuffered*”, es decir todos los módulos suponen una carga para el bus, por lo que se limita el número de módulos en el sistema.
 - En módulos “*Registered*” se incorporan chips adicionales para disminuir la carga del bus, lo que permite disponer de más módulos de memoria.

Las variantes *parity*, ECC y *registered* añaden latencia al sistema, pero también le aportan mayor fiabilidad.

Ejemplos:



10.5. VARIANTES COMERCIALES

a) SIMM


Las memorias montadas en SIMM (*Single In-line Memory Module*) han quedado obsoletas. Comercialmente se utilizaron módulos de 30 pines con un ancho de 8 bits y posteriormente módulos de 72 pines con un ancho de 32 bits y un *pin-out*.



b) SDR SDRAM

La memoria SDR (*Single Date Rate*) fue la primera memoria en montarse en DIMMs por lo que inicialmente se le conocía simplemente como “memoria DIMM”, sin embargo esta denominación es confusa ya que todas las memorias posteriores también se han montado en DIMMs.

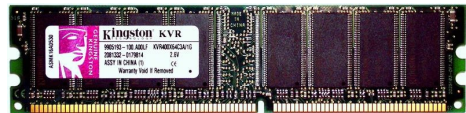
El ancho de bus es de 64 bits (8 bytes) y trabaja a una transferencia por ciclo.

SDR SDRAM					
	Módulos DIMM	168 Pines	2 Pin-outs	3.3V	64 bits
Frecuencias de reloj / FSB efectivo:	66 / 66	100 / 100	133 / 133		
Denominaciones:	SDR66 o PC533	SDR100 o PC800	SDR133 o PC1066		

c) DDR SDRAM

La memoria DDR (*Dual Date Rate*) trabaja a dos transferencias por ciclo. Para ello utiliza búferes que añaden latencia. Fue adoptada primero por AMD. Se comercializan módulos de hasta 1GB.

El ancho de bus es de 64 bits (8 bytes) y trabaja a dos transferencias por ciclo.

DDR SDRAM					
	Módulos DIMM	184 Pines	1 Pin-outs	2.5V	64 bits
Frecuencias de reloj / FSB efectivo:	100 / 200	133 / 266	150 / 300	166 / 333	200 / 400*
Denominaciones:	DDR200 o PC1600	DDR266 o PC2100 ¹⁷	DDR300 o PC2400	DDR333 o PC2700	DDR400 o PC3200



(*) No están estandarizadas oficialmente, pero se comercializan.

¹⁷ Como se ve los valores de la denominación redondean el valor del ancho de banda de pico.

d) RDRAM

La memoria RDRAM obtiene un FSB efectivo de 400 MHz para una frecuencia de reloj de 100 MHz “*quad dumped*”. El ancho de bus es de 16 bits (2 bytes) pero se usa en configuración de doble canal, obteniendo un ancho de 32 bits (4 bytes) y trabaja a dos transferencias por ciclo.


Esta memoria se monta en módulos RIMM (*Rambus In-line Memory Module*) con chips por ambas caras y disipador incorporado. En las ranuras libres de la placa base deben colocarse módulos CRIMM (*Continuity RIMM*).

RDRAM					
	Módulos RIMM + CRIMM	184 Pines	2 Pin-outs	16 x 2 bits	
	Frecuencias de reloj / FSB efectivo:			100 / 400	
	Denominaciones:			RDRAM800 o PC3200	

e) DDR2 SDRAM

La memoria DDR2 es una evolución de DDR, pero incompatible con ella. El pin-out queda en otra posición para evitar confusiones. Utiliza un bufer de 4 bits lo que hace que tenga mayor latencia que DDR. Sin embargo trabaja con buses más rápidos y a menor potencia. Se comercializan módulos de hasta 2x2GB.


El ancho de bus es de 64 bits (8 bytes) y trabaja a cuatro transferencias por ciclo.

DDR2 SDRAM					
	Módulos DIMM	240 Pines	1 Pin-outs	1.8V	64 bits
Frecuencias de reloj / FSB efectivo:	100 / 400	133 / 533	166 / 667	200 / 800	266 / 1066
Denominaciones:	DDR2-400 o PC2-3200	DDR2-533 o PC2-4200	DDR2-667 o PC2-5300	DDR2-800 o PC2-6400	DDR2-1066 o PC2-8500

f) DDR3 SDRAM

La memoria DDR3 es una evolución de DDR2, pero incompatible con ella. El pin-out queda en otra posición para evitar confusiones. Utiliza un bufer de 8 bits lo que hace que tenga mayor latencia que DDR2. Sin embargo trabaja con buses más rápidos y a menor potencia. Se comercializan módulos de hasta 8GB.

El ancho de bus es de 64 bits (8 bytes) y trabaja a ocho transferencias por ciclo.

DDR3 SDRAM					
	Módulos DIMM	240 Pines	1 Pin-outs	1.5V	64 bits
Frecuencias de reloj / FSB efectivo:	100 / 800	133 / 1066	166 / 1333	200 / 1600	266 / 2128
Denominaciones:	DDR3-800 o PC3-6400	DDR3-1066 o PC3-8500	DDR3-1333 PC3-10667	DDR3-1600 PC3-12800	DDR3-1866 PC3-17024

11. ZÓCALOS DE MICRO (*SOCKETS*)

En los primeros PCs (8086, 8088 y algunos 286 y 386) el microchip estaba soldado a la placa. Actualmente los microchips se unen a la placa por medio de zócalos o "*sockets*" con una matriz de agujeros donde encajan los pines de los procesadores. Dicha matriz recibe el nombre de PGA (*Pin Grid Array*). Los zócalos denominados ZIF (*Zero Insertion Force*) son zócalos PGA que utilizan un sistema de enganche mediante palanca que permite instalar los micros sin efectuar ninguna presión sobre ellos, reduciendo los riesgos de rotura de pines. Así a veces se hace referencia a zócalos "PGA" -zócalos PGA tipo LIF (*Low Insertion Force*)- o zócalos "ZIF" -zócalos PGA tipo ZIF-.

Los primeros zócalos PGA y ZIF extendidos en el mercado estaban diseñados por Intel y eran utilizados por micros de otros fabricantes. Actualmente existen zócalos diferenciados para Intel y AMD y, por tanto, placas madre diferencias. Una variante que apareció con la familia Pentium II es la bahía o "*slot*". En ella el micro venía en una placa que se pinchaba en la placa madre como cualquier otra tarjeta de extensión. Sin embargo este sistema generaba bastantes problemas (de refrigeración y distribución) y no se utilizó posteriormente.

El sistema LGA (*Land Grid Array*) sustituye el sistema de pines por uno más robusto de contactos. El zócalo dispone de una pletina que mantiene al chip presionado sobre él.

El zócalo "LGA775" o "Socket T" de Intel soporta todos los procesadores de 64 bits (Intel 64), de un núcleo, de doble núcleo (Core 2 y Dual Core) y de cuatro núcleos (Quad Core).

Intel PGA-ZIF	Micros soportados
Socket 3 (237)	Intel 486DX, 486SX, 486DX2, 486DX4, Pentium OverDrive 63 y 83. AMD 5x86. Cyrix 5x86.
Socket 4 (273)	Pentium 60-66 MHz
Socket 5 (320)	Pentium 75-166 MHz
Socket 7 (321)	Intel Pentium 75-200 MHz, Pentium MMX 133-300, 6x86, 6x86MX AMD K5 75-200, K6 166-300, K6-2 200-400, K6-3 333-400
Socket 8 (321)	Intel Pentium Pro 150-200
Socket 370	Intel P3 450-1400, Celeron 366-1400
Socket 423	Intel P4 1300-2000
Socket 478	Intel P4 1400-3400, Celeron 1700-2800, Celeron D 2260-2930, Celeron M 800-1500, Pentium M 900-2000P4 1300-2000
Socket 775	Intel P4 2800-3600, Celeron D 2530-2800

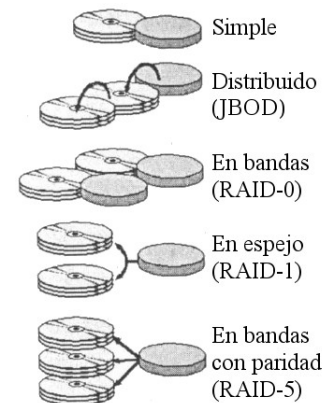
AMD PGA-ZIF	Micros soportados
Socket "Super 7"	AMD K6-2 300-550, K6-2+ 450-550, K6-3 333-450
Socket A (462)	AMD K7 Duron 600-1800, K7 Athlon 500-1400, K7 Athlon XP 1500+1333-3200+2200, Sempron 2200+1500-2800+2000, Athlon MP 2000+-2800+
Socket 454	AMD Athlon XP 1500-3400, Sempron 3100+1800, Athlon 64 2800+1800-3700+2400
Socket 754	AMD Athlon 64, Sempron, Turion 64
Socket 939	AMD Athlon 64 3500+2200-3800+2400, Athlon 64 FX53 3800+2400
Socket 940 (para servidores)	AMD Opteron 1400-2000, Athlon 64 FX51 3500+2200, Athlon 64 FX53 3800+2400
Socket AM2 y AM2+ (940 contactos)	AMD Athlon 64, Athlon 64 X2, Athlon 64 FX, Opteron y Phenom.

12. RAID

12.1. INTRODUCCIÓN

El término RAID (originalmente *Redundant Array of Inexpensive Disks*, en la actualidad *Redundant Array of Independent Disks*, menos exacto pero más comercial) hace referencia a un sistema de almacenamiento que usa múltiples discos físicos entre los que distribuye o replica los datos de un volumen lógico. Dependiendo de su configuración, a la que se llama «nivel», los beneficios de un RAID son: mayor integridad, mayor tolerancia a fallos, mayor rendimiento y/o mayor capacidad.

Oficialmente existen siete niveles diferentes de RAID (0-6), definidos y aprobados por el "RAID Advisory Board" (RAB). Además existen las posibles combinaciones de estos niveles. Cada nivel es apropiado para determinadas aplicaciones y entornos. Los niveles más populares son RAID 0, 1, 0+1 y 5.



La distribución de datos en varios discos puede ser gestionada por hardware dedicado o por software. Además, existen sistemas RAID híbridos basados en software y hardware específico, normalmente integrados en placa base y comercializados falsamente como RAID por hardware, que se conocen como "fakeraid"¹⁸.

12.2. Volumen distribuido o JBOD

Algunos sistemas permiten utilizar volúmenes de almacenamiento lógicos distribuidos en distintos discos concatenados. Esta técnica no es propiamente RAID, si no que utiliza el espacio físico de varios discos para concatenar el espacio de un volumen lógico. Con ello se incrementa únicamente el espacio disponible aunque no supone ninguna mejora de rendimiento. Se conoce como volumen distribuido o concatenación de discos. Se puede realizar mediante software (gestor de discos de Windows o LVM en POSIX) o mediante hardware en cuyo caso se conoce como JBOD ("Just a Bunch Of Drives").

Una ventaja de JBOD sobre RAID 0 es que, en caso de fallo de un disco, en RAID 0 suele producirse la pérdida de todos los datos del conjunto, mientras en JBOD sólo se pierden los datos del disco afectado, conservándose los de los restantes discos.

12.3. RAID 0: Volumen en bandas o fraccionado (*Disk Striping*)

RAID 0 no se ajusta realmente al acrónimo RAID ya que no existe ninguna redundancia ni tolerancia al fallo, por lo que el fallo de cualquier disco del conjunto tendría como resultado la pérdida de todos los datos del volumen.

Se necesita un mínimo de dos unidades de disco para implementar una solución RAID 0.

Los datos del volumen lógico se desglosan en pequeños segmentos y se distribuyen entre varias unidades físicas. Esto hace que se obtengan grandes velocidades de transferencia, ya que los discos trabajan en paralelo durante la escritura y lectura. La velocidad de transferencia de datos aumenta en relación al número de discos que forman el conjunto. Esto representa una gran ventaja en operaciones secuenciales con ficheros de gran tamaño. Por lo tanto, este nivel es aconsejable en aplicaciones de tratamiento de imágenes, audio, vídeo o en general cualquier aplicación que necesite un almacenamiento a gran velocidad pero que no requiera tolerancia a fallos.

12.4. RAID 1: Volumen en espejo (*Mirroring*)

Se basa en la utilización de discos adicionales sobre los que se realiza una copia en todo momento de los datos que se están modificando, duplicando todos los datos de una unidad en otra. RAID 1 ofrece una excelente tolerancia al fallo de un disco mediante la redundancia total de los datos. En caso de avería, la controladora sigue trabajando con los discos no dañados sin detener el sistema.

Aumenta la velocidad de lectura, ya que se realiza en paralelo, pero no mejora el rendimiento de escritura.

Se necesita un mínimo de dos unidades para implementar una solución RAID 1.

RAID 1 es una alternativa costosa para los grandes sistemas, ya que proporciona la mitad del espacio disponible. Sin embargo, RAID 1 es una buena solución para las aplicaciones que requieren redundancia con sólo dos discos.

¹⁸ <http://linuxmafia.com/faq/Hardware/sata.html#fakeraid>

12.5. RAID 0+1: Volumen en bandas con espejo

Combinación de los niveles anteriores que proporciona velocidad y tolerancia al fallo simultáneamente. El nivel de RAID 0+1¹⁹ fracciona los datos para mejorar el rendimiento, pero también utiliza un conjunto de discos duplicados para conseguir redundancia de datos. La principal desventaja es que requiere un mínimo de cuatro unidades y que sólo se utiliza la mitad del espacio disponible.

Una configuración RAID 0+1 utiliza un número par de discos creando dos bloques. Cada bloque es una copia exacta del otro (RAID 1), y dentro de cada bloque la escritura de datos se realiza en bandas (RAID 0). RAID 0+1 es una excelente solución para cualquier uso que requiera gran rendimiento y tolerancia a fallos, pero no una gran capacidad. Se utiliza normalmente en entornos como servidores de aplicaciones. Este nivel de RAID es el más rápido y el más seguro, pero también es el más costoso de implementar.

12.6. RAID 2: Discos especializados con ECC Hamming

El nivel 2 intercala código Hamming de detección y corrección de errores (ECC: *Error Correction Code*) distribuyendo la información entre varios discos y trabajando a nivel de bit en vez de a nivel de bloque.

Las propiedades del código Hamming restringen las configuraciones posibles de matrices para RAID 2, particularmente el cálculo de paridad de los discos. Además requiere características especiales en los discos en vez de discos estándares, por ello no ha sido apenas implementado en productos comerciales.

RAID 2 es esencialmente una tecnología de acceso paralelo con corrección de errores, y está indicado para aplicaciones que requieran una alta tasa de transferencia de lectura con tolerancia a fallos.

12.7. RAID 3: Acceso síncrono con disco de paridad

RAID 3 usa división a nivel de bytes con un disco de paridad dedicado (ECC). El RAID 3 se usa rara vez en la práctica ya que normalmente no puede atender varias peticiones simultáneas. En caso de errores la recuperación de datos se consigue calculando el O exclusivo (XOR) de la información registrada en los otros discos.

Se necesita un mínimo de tres unidades para implementar una solución RAID 3.

12.8. RAID 4: Acceso independiente con disco de paridad

RAID 4 usa división a nivel de bloques con un disco de paridad dedicado (ECC). Esto permite que cada miembro del conjunto funcione independientemente cuando se solicita un único bloque. Sin embargo la escritura no es independiente al estar toda la información de paridad en el mismo disco.

Se necesita un mínimo de tres unidades para implementar una solución RAID 4.

12.9. RAID 5: Bloques de paridad distribuidos

RAID 5 usa división de datos a nivel de bloques distribuyendo la información de paridad entre todos los discos miembros del conjunto. Generalmente, el RAID 5 se implementa con soporte hardware para el cálculo de la paridad. Los bloques de paridad no se leen en las operaciones de lectura de datos, ya que esto sería una sobrecarga innecesaria y disminuiría el rendimiento. Sin embargo, sí se leen cuando la lectura de un sector de datos provoca un error de CRC. En este caso, el sector en la misma posición relativa dentro de cada uno de los bloques de datos restantes en la división y dentro del bloque de paridad en la división se utilizan para reconstruir el sector erróneo. El error CRC se oculta así al resto del sistema. De la misma forma, si falla un disco del conjunto, los bloques de paridad de los restantes discos son combinados matemáticamente con los bloques de datos de los restantes discos para reconstruir los datos del disco que ha fallado «al vuelo». El fallo de un segundo disco provoca la pérdida completa de los datos.

RAID 5 requiere tres discos aunque el mayor rendimiento se obtiene con siete o más. RAID 5 es el nivel de RAID más eficaz según la relación rendimiento-coste.

Las implementaciones RAID 5 presentan un rendimiento malo cuando se someten a cargas de trabajo que incluyen muchas escrituras más pequeñas que el tamaño de una división o banda (*stripe*). Esto se debe a que la paridad debe ser actualizada para cada escritura.

¹⁹ Hay una diferencia sutil entre niveles 0+1 y 1+0 que no vamos a analizar: el nivel 0+1 (el más utilizado) hace bandas en un grupo de discos y crea otro grupo igual de discos espejo; el nivel 1+0 (más complejo y seguro) establece conjuntos de dos discos espejo y hace bandas sobre ellos.

12.10. RAID 6: Acceso independiente con doble paridad

RAID 6 (no es uno de los niveles RAID originales) es similar al RAID 5, pero incluye un segundo esquema de paridad distribuido por los distintos discos y por tanto ofrece tolerancia extremadamente alta a los fallos y a las caídas de disco, ofreciendo dos niveles de redundancia.

RAID 6 proporciona protección contra fallos dobles de discos y contra fallos cuando se está reconstruyendo un disco. La capacidad de datos de un conjunto RAID 6 es $n-2$, siendo n el número total de discos del conjunto. Así RAID 6 es ineficiente cuando se usa un pequeño número de discos pero a medida que el conjunto crece se vuelve más interesante ya que existen más posibilidades de que fallen dos o más discos y la pérdida en capacidad de almacenamiento es proporcionalmente menor.

RAID 6 no penaliza el rendimiento de las operaciones de lectura, pero sí el de las de escritura debido al proceso que exigen los cálculos adicionales de paridad.

12.11. DISCOS DE RESERVA

Se suele llamar RAID 5E y RAID 6E a las variantes de RAID 5 y RAID 6 que incluyen discos de reserva disponibles para cualquiera de las unidades miembro. Estos discos pueden estar conectados y preparados (*hot spare*) o en espera (*standby spare*).

Un disco de reserva no es realmente parte del conjunto hasta que un disco falla y el conjunto se reconstruye sobre el de reserva. No suponen mejora alguna del rendimiento y no se usan en absoluto mientras no existan fallos de disco, pero minimizan el tiempo de reconstrucción (en el caso de los discos *hot spare*) y las labores de administración cuando se producen fallos.

En caso de que sólo tengamos un conjunto de discos puede ser más adecuado un RAID 5 con un disco de reserva que un RAID 6.

13. ANEXO I – DIAGRAMAS DE CHIPSETS

